DIGITAL SIGNAL REPRODUCING DEVICE

Patent Number:

JP4134757

Publication date:

1992-05-08

Inventor(s):

TSUJI SHIRO; others: 01

Applicant(s)::

MATSUSHITA ELECTRIC IND CO LTD

Requested Patent:

JP4134757

Application Number: JP19900258009 19900926

Priority Number(s):

IPC Classification:

G11B20/10; G11B15/467

EC Classification:

Equivalents:

JP2687706B2

Abstract

PURPOSE:To satisfactorily reproduce a digital sound signal by detecting approachment between write and read of a regenerative memory in timing at the time of variable speed particular reproducing, resetting the timing of write and read in a data field repeatedly, measuring a time base error of a regenerative signal and correcting tape speed information.

CONSTITUTION:A function for sending a flag to a regenerative memory controller 14 when a field data under reproducing is not renewed is added to a field renewal detecting circuit 16. In a field length measuring circuit 23 under a low speed particular reproducing mode, a time base variation of a tape regenerative signal is detected, and when this difference is below a specified value, and only at the time of reproducing a data in the same field repeatedly, a sequence on the write side or the read side is jumped. Then, an error of speed information to be supplied to a particular regenerative field memory 17 is corrected, and read-out timing is controlled, and then this is converted into a frequency in proportion to the tape reproducing speed and outputted. By this method, the digital sound signal is satisfactorily be reproduced.

Data supplied from the esp@cenet database - I2



19日本国特許庁(JP)

即特許出願公開

⑫ 公 開 特 許 公 報 (A) 平4-134757

@Int. Cl. 5

識別配号

庁内整理番号

@公開 平成4年(1992)5月8日

G 11 B 20/10 15/467

3 2 1 H F 7923-5D 8110-5D 8110-5D

審査請求 未請求 請求項の数 1 (全11頁)

60発明の名称

ディジタル信号再生装置

類 平2-258009 创特

願 平2(1990)9月26日 突出

の発 明 者 辻 餌

大阪府門真市大字門真1006番地 松下電器產業株式会社內

四条 明 者 **±**

大阪府門真市大字門真1006番地 松下電器産業株式会社内

の出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地

"四代""理人

弁理士 小鍜治

外2名 明

1. 発明の名称

ディジタル信号再生設置

2. 特許請求の範囲

回版へッド記録方式によって、テープ上に傾斜 トラックを形成し、映像信号フィールドなどの一 定の単位時間ごとに分割プロック化構成され記録 されたディジタル音声信号を再生するディジタル 信号再生装置であって、

操作を一下に応じたテープ走行速度指令を出力 するシステムコントロール手段と、

前記テープ走行速度指令に基づいてテープを駆 動するテープ収助手段と、

前記テープ走行速度をテープ駆動モータよりテ ープ速度情報として検出するテープ速度検出手段

テーブの可変速特殊再生時に、 前記回版ヘッド がテープ上の所定のトラックを正確にトラッキン グするように前記回転ヘッドの取り付け高さを可 変制御するオートトラッキング手段と、

前記回転ヘッドからの再生信号を放射し、 元の ディグタル音声信号に戻すとともに前記復興され た再生信号をフィールド単位で書える第1のメモ リ手段を含む再生信号処理手段と、

前記フィールドごとに付加されたアドレスを分 盤抽出し、前記アドレスの連続性を料定するフィ - ルドアドレス更新判定手段と、

可変速特殊再生時に、前記第1のメモリ手段の 書き込みと読み出しのタイミング差を検出し、 剪 記フィールドアドレス更新判定手段の出力に基づ いて前記タイミング差を制御する第1のメモリ制 御手段と、

前記再生信号のフィールド長を計測し、前記ナ ープ速度検出手段で得られたテープ速度情報を補 正する補正手段とい

前記第1のメモリ手段から競み出されたディジ タル音声信号をフィールド単位で蓄える第2のメ モリ手段と、

前記フィールドアドレス更新判定手段の判定結 果によって前記第2のメモリ手段へのディジタル

音声信号の書き込みを制御し、 前記補正されたテープ走行速度情報に従って前記第2のメモリ手段からのディジタル音声信号の読み出しを制御する第2のメモリ制御手段と、

前記第2のメモリ手段から競み出されたディジタル音声信号を、前記補正されたテーブ走行速度 情報に応じて内挿補間する補間フィルタ手段とを 備えたディンタル信号再生装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は回転ヘッド配録方式によるディジタル 音声の再生装置に関する。

従来の技術

近年、LSI技術の進歩に伴って音声および映像のディジタル処理化が急速に進み、ディジタル信号で記録等生できる音声および映像機器の開発が遅んに行われている。その中でも、回転ヘッド記録方式のディジタルVTRは、放送局などで使用される業者用から家庭用まで、種々の用途を目指して開発が行われている。業務用のVTRにつ

も取り得る。

また、再生面面を良好に保ったまま特殊再生が可能なように、ビエン素子などの電圧変素子の担体上に搭載されたヘッドの高さ位配を可動ならしめるオートトラッキング(以下、ATとする。)機構が搭載され、例えば+3倍速~-1倍速程度の範囲内においては、記録トラックを正確にトレースして再生することができる。

いては性能面での向上もさることながら、機能面では少なくとも、従来のアナログ紀録のVTRで可能であった機能は完全に実現されることが要求されている。

その中で特殊再生機能の実現が一つのポイント となり、従来のアナログ固定ヘッド記録では容易 に行える編集点を検索するための高速。 低速での キューイング複能が回転へっと方式のディジタル 記録の場合、技術的な困難を伴い複雑な処理が必 要となる。 すなわち、 ジョグ・シャトルモードで 操作ダイアルの回転速度に応じた再生速度での可 変速特殊再生をできるだけ高品質な再生音で実現 し、編集点の詳細な設定などに活用しようとする ものである。通常、低速再生の速度としては、テ ープ速度を倒えばま1倍速から±1/32(ある いは1/30、1/25) 各速などの低速度まで 1/32(あるいは1/30, 1/25)のステッ プで減じながら行い、一方、高速再生の方は土2 告, 4告, …, 32告, …, など2の告数の速度 が一般的に用いられるが、 もちろんその間の数値

放散ピッチの上がった再生音とは異なるが、 記録 内容は欠落しているが音声のピッチが変化してい ないため、 記録内容の確認を行う意味ではかえっ て解り易く実用上は問題ないと考えられる。

一方、低速再生の場合はATへッドにより再生 速度に応じて同一記録トラックを繰り返しトレースするため、 得られる再生信号としては、 たとえば 1 / 4 倍速の場合、 各フィールドを 4 回ずつ録 り返した形の再生信号となり、 通常速度の再生処理と同様の処理をした場合、 再生音としては連和 略を与える。

したがって、 音声の特殊再生の場合、 低速再生においては何らかの処理が必要となり、 1 / N 倍の低速再生では N 回繰り返し再生された 1 フィールド期間の再生信号から 1 回だけこれを取り出し、N 倍に時間軸を伸ばして従来のアナログ固定へッド記録と同様の周被数ピッチの下がった再生音を得る処理操作を行う。

第4回に特殊再生(低速再生)の動作原理を説明するための波形図を示す。 図中、 破線間隔をた

とえば1フィールド期間とし、音声信号のフォーマット化およびATの制御はこの単位で行われるものとする。

同図において、アナログ入力の記録音声信号を(A)に示し、特殊再生処理を行わなかった場合のアナログ出力の再生音声信号を(B)に、特殊再生処理を行った場合のアナログ出力の再生音声信号を(C)に示す。

同図に示すように、再生速度を 1 / 2、 1 / 3、 1 / 4、 …と新次落としていくとき、得られる再生信号は(B)に示すように同一のフィールドが各々、 2 回、 3 回、 4 回、 …と繰り返し得られる。 (C)に示すように繰り返しの最初のフィールドデーナを披き取り、各々、 2 倍、 3 倍、 4 倍、 …とフィールドメモリを用いて時間軸を引き伸ばす処理を行うと、再生テープ速度に応じた風を散ビッチの変わった再生音が得られる。

従来、上記の動作を実現する方法として、第5 図に示す様成の装置がある。

同図において、 1 はジョグ/シャトルの操作を

成からなる再生メモリ、14は再生メモリ13の 再生メモリコントローラ、 15は再生信号中のド ロップアウトなどによる誤りの検出および訂正を 行う終り検出・訂正回路、 16は同一フィールド の信号の繰り返し再生される低速再生時に再生中 のフィールドデータが更新されたか否かを検出す るフィールド更新検出回路、 17は低速再生時の 信号処理を行う3~4ページのフィールドメモリ からなる特殊再生メモリ、18は特殊再生メモリ 17のアドレスおよびタイミング供給を行う特殊 再生メモリコントローラ、 18は音声サンプルの 被間のフィルタリングを行うDSP(ディジタル ・シグナル・プロセッナ)、 20はディンタル化 された音声信号をアナログ音声信号に変換するD A 変換回路。 21はアナログ音声信号出力増子で A 6.

部6 図は第5 図に示す再生メモリ 1 3 の書き込みと読み出しのタイミング関係を示す放形図であり、3 ページのメモリ A、B。 C の各々の書き込み (ライト) ゲート、 読み出し (リード) ゲート

行うサーチダイアル、 2はサーチダイアル 1の角 速度を検出するダイアル速度検出部、 3 はサーチ ダイアル1の動きに応じたテープ速度を抉めるテ ープ速度指令部、4はテープを走行駆動するキャ プスタンモータ駆動部、5はキャプスタンモータ、 Bは記録媒体である磁気テープ、7はキャプスタ ンモータ5の回転数を検出するFG検出回路、 8 はFGパルスの周期からテープの走行速度を検出 する速度検出回路、 9は再生時に記録トラックを 正確トレースするため再生ヘッドの高さを変化さ せるトラッキング制御を行うAT制御郎、10は ピエソ業子などの電圧歪素子からなる担体に搭載 された再生ヘッド、11は磁気テープ目からの再 生信号を検出する再生検出回路、12はディジタ ル変調を受けた再生データを元の情報に復元し、 かつ信号処理の単位であるブロックごとに付加さ れた同期信号の検出保護を行う復興・同期検出回 路、13は再生信号を1フィールド単位で書え、 フォーマットのデコード機能およびTBC (タイ ム・ベース・コレクタ)機能を有する3ページ機

を順に示す。

第7回は第5回に示す特殊再生メモリ17の書き込みと読み出しのタイミング関係を示す被形図であり、1フィールドごとに検出される更新フラグと3ペーツのメモリA。B、Cの各々のライトゲート、リードゲートを順に示す。

っきに、 第5図に示す構成の従来例の装置の動作説明を行う。

プスタンモータ5の回転数に対応するFGバルスをFG検出回路7からキャプスタンモータ 駆動部 4にフィードバックして一足の回転速度でキャプスタンモータ5が回転するよう速度制御をかける。 さらに図示しないが、 再生時は磁気テープ 8 に記録されたコントロール信号バルスを検出し、 基準信号との位相比較を行うフィードバックをかけ、テーブのスリップや伸び組みに対応したより精度の高い位相制御をかける。

再生時、 磁気テープ 6 に形成された傾斜トラックを正確にトレースして良好な再生信号を得るために、 再生ヘッド 1 0 を図示はしないがピェゾ素子の担体に装着し、 その高さを制御し、トラックずれ、トラック曲がりに対応する。 AT制御郎 8 ではテープ走行速度に応じてピェゾ素子に印加される駆動電圧を発生させ、 再生信号の接幅が最大限に得られるよう再生信号の包絡線あるいはパイロット信号を検出しながらフィードパック制御をかける。 再生ヘッド 1 0 で検出された再生信号は再生検出回路 1 1 で増幅、 放形等化およびパルス

一旦再生メモリ13に書き込まれたデータを読み出して限り検出・訂正回路15に入力し、 誤りの検出および訂正が所定の演算処理によって実行される。

第6 関には減り訂正のタイミングは本発明とは 直接関係がないため省略してあるが、 A, B, C の各メモリに再生信号の書き込みと音声信号の仲 張跳み出しのタイミングが1フィールドごとに順 次切り替わりつつ、書き込み信号と読み出し信号 が互いに時間的に重なることなく、かつ各々が途 切れることなく連続的に行われる状況を示している。

一方、低速再生時にはAT制御の動きによって 同一フィールドが繰り返し再生されるため、この 繰り返しの識別を再生信号中に織り込まれたフィ ールドアドレス信号を検出して行う。 一般的には 各ブロック内にID信号の形でフィールドアドレ スが格納され記録される。 フィールド更新検出回 路18では前後のフィールドのフィールドアドレ スを比較し、 同一のものでなければフィールドが 整形され、復興・同期検出回路 1.2 にてきらにクロック再生、復興およびブロック同期信号の検出と保護が行われる。

再生メモリ13は3ページのフィールドメモリ A、 B、 C からなり、 再生されたディンタル音声 信号を1フィールドごとに順にA、 B、 Cのメモ りに書き込む。 このときの書き込みのタイミング は復興・同期検出回路12で検出されたブロック 同期信号に基づく。 この再生メモリ13の機能と しては記録信号フォーマットに基づいて時間私圧 縮され、かつデータ配列が並べ替えられた再生信 号を元の音声の時系列に伸張して戻すフォーマッ トのデコードと、テープ走行によるジッタ成分を 含む再生信号を水晶短動子から分局したクロック で読み直して時間軸変動を取り除くTBC機能と、 さらに、誤り訂正のための一時的な警技機能を果 している。再生メモリ13のアドレスおよびタイ ミングは再生メモリコントローラ14から供給さ れる。また、再生信号中に含まれるテープの傷や ゴミによるドロップアウトによる誤りに対しては、

変わったと認識し、更新フラグを出力する。

また一方では、キャプスタンモータ5の回転速度に追従したFGパルスをFG検出回路7で検出し、速度検出回路8でそのパルス幅を計測して計測結果を内部に格納されたテーブルでテーブ速度に変換し、特殊再生メモリコントローラ18にテーブ速度情報として伝達する。

時間舶が例えばN倍に伸張された音戸データの場合、標本化周期がN倍に伸ばされたことになるため、その間のN-1個の機本点はデータが欠知したことになり、これをそのまま再生出力信号とした場合、信号品質としては不十分なものとなる。これをディッタルフィルタによる内押補間によって補うのがDSP18を用いて構成される補間ディッタルフィルタであり、再生速度に応じた置み、公を予めROMなどに格納しておき、ソフトウェア処理により実現される。

最後に、 DA変換回路20によってアナログ信号に変換された特殊再生音は出力離子21より出力される。

.発明が解決しようとする課題

しかしながら以上述べた構成の質値では、 たと

本発明は上記問題点に競み、可要連特殊再生機作時にはテープ再生速度に対応した周波数ピッチで良好なディジタル音声信号の再生が可能なディジタル信号再生装置を提供することを目的とするものである。

課題を解決するための手段

上記目的を達成するために、回転へっド記録方 式によってテーブ上に傾斜トラックを形成し、映 えばショグモード操作で超級点を手際よく決めるため、サーチダイアルの動きの急激な変化に対応した機敏な応答を得るには、キャプスタンモータの回転制御は相い遊底制御のみを行い、特度の高い位相制御はかけられない。また、1/30倍辺などの極めて低速のテープ走行ではキャプスタン制御の制御対象周波数が低くなり過ぎて、高い創御特度を実現することはハードウェア構成の点でも困難性が増す。

一方、位相制部がかけられないと、 テープの走行のスリップおよび伸縮が長い時間単位で見て退けられないことである。 この結果、 FG パルス再により検出されたテーブ速度と実際に得られる再生メモリ13において書き込みかートが矢印の何れから大河にずれて挟み出しのゲートと重なり、 この場合読み出されたデータは誤ったものとなる。 那2に特殊再生メモリ17においては、 得られる 迪

包付号フィールドなどの一定の単位時間ごとに分 割プロック化構成され記録されたディジタル音声 信号を再生するディジタル信号再生装置において、 操作モードに応じたテーブ走行速度指令を出力す るシステムコントロール手段と、 前紀テープ走行 速度指令に基づいてテープを駆動するテープ駆動 手段と、前記テープ走行速度をテープ駆動モータ よりテープ速度情報として検出するテープ速度検 出手段と、テープの可変速特殊再生特に、前記回 転ヘッドがテープ上の所定のトラックを正確にト ラッキングするように前記回転へっドの取り付け 高さを可変制御するオートトラッキング手段と、 前記回転ヘッドからの再生信号を復興し、 元のア ィジタル音声信号に戻すとともに前記復調された 再生信号をフィールと単位で書える第1のメモリ 手段を含む再生信号幾理手段と、 前記フィールド ことに付加されたアドレスを分離抽出し、前記ア ドレスの連続性を判定するフィールドアドレス更 新判定手段と、可要遮特殊再生時に、前記第1の メモリ手段の書き込みと読み出しのタイミング差

を検出し、顔起フィールドアドレス更新判定手段 の出力に基づいて前記タイミング器を制御する第 1のメモリ制御手段と、 前記再生信号のフィール F長を計関し、 前記テープ 速度検出手段で得られ たテープ速度情報を補正する補正手段と、 前記第 1のメモリ手段から読み出されたディジタル音声 個号をフィールド単位で考える第2のメモリ手段 と、前紀フィールドアドレス更新判定手段の判定 結果によって前記簿?のメモリ手段へのディジャ ル音声信号の書き込みを制御し、前記補正された テープ走行速度情報に従って前記第2のメモリ手 段からのディグタル音声信号の終み出しを制御す る第2のメモリ制御手段と、 前紀第2のメモリ手 段から銃み出されたディグタル音声信号を、..煎記 補正されたテープ走行速度情報に広じて内積補間 する補間フィルタ手段とからなる。

作用

上記の構成により、可変速特殊再生時には再生 メモリの書き込みと読み出しのタイミングが接近 したときこれを検出し、最終的な再生音に影響の

されている。 22は3ページフィールドメモリから構成される再生メモリ13のアドレスおよびタイミングパルスを供給する再生メモリコンン比比の一方であるが、第5回に示す従来例のものにといるが、第5回に示す従来例のものにといるが、第5回に示すが、第5回の時間軸の変勢と検出するフィールド長計測回路23の出力で補正するテープ速度器およびチーブ速度補近回路の詳細模成回を示す。

再生メモリコントローラ 2 2 の詳細な内部構成図である 第 2 図において、 2 5 は同一フィールドが緩り返し再生されたことの 検出結果であるフィールド緩り返しフラグ入力端子、 2 6 は再生メモリタイミング系のイニシャライズパルス入 内端子、 2 7 は既み出しクロック入力端子、 2 8 は再生メモリ1 3 の書き込みアドレスカウンタ、 3 0 は再生メモリ1 3 の数み出しアドレスカウンタ、 3 1 は気

ない繰り返しアータフィールドで書き込みと読み出しのタイミングを再設定し直し、 また、 再生信号の時間触誤差を計測してテープ速度情報を補正し、 特殊再生メモリの競み出しクロックを再生信号の時間軸に適合させ、 特殊再生メモリでの書き込みと読み出しタイミングの衝突を避けることができる。

実施例

以下、本類明のディジタル信号再生装置について、図面を参照しながら説明を行う。

第1図は本発明の一実施例におけるディジタル 信号再生装置のブロック図を示すものである。 第 1図において、1~13までと15と17~21 までの構成要素は第5図に示した逆来例と構成のであるため設明は省略する。 18は同一フィールドの信号の繰り返し再生される低速再生きかを 中生中のフィールド更新検出回路で従来例と一のものであるが、更新されなかった場合のフラグ を再生メモリコントローラ14に送る機能が付加

み出してドレス側の3進カウンタ、32A、32B、32Cも同様にアンドゲート、34はディレー回路、35は書き込みと魅み出しのダイミングの衝突を検出するオーパラップ検出回路、36はアンドゲート、37はオアゲート、38A、38B、38Cは再生メモリ13のそれぞれA、B、Cメモリに供給されるアドレス出力端子である。

次に、フィールド長計湖回路23とテープ速度 補正回路24の詳細な構成図である第3図におい て、40は再生フィールドバルス入力端子、41 は特殊再生メモリ17の読み出しに用いられる読 み出しクロック入力端子、42はテープ速度情報 入力端子、43はプリセットカウンタ、44はブ リセットカウンタ43の出力であるテープ速度の 製差値を速度情報に変換するアコーダ、45は加 減算器、46は補正テープ速度情報出力端子であ

以上のように構成されたディジタル信号再生装

配について、第1回、第2回、第3回の構成図を よび第6回、第7回の波形図を用いて、以下、そ の動作を説明する。

サーチダイアル1の操作から始まって、 再生メモリ13への書き込み、 誤り訂正、 数み出しまでの基本的な動作は第5図に示す従来例と何ら変わる点はないため説明は省略する。

類2 図に示す再生メモリコントローラ 2 2 では 誤り訂正のためのアドレスカウンタの記載は省略 してあるが、 書き込みアドレスカウンタ 2 8 と読 み出しアドレスカウンタ 3 0 から 供給されるアドレスをマルチプレクサ 3 8 A ~ 3 8 C で切り替え、 再生メモリ 1 3 の各メモリに供給する働きをする。 動作としては、 まずテーブが停止状態から再生状態に移り、 走行が安定し再生信号が連続して限られるようになると、 再生イニントライズパルスが 端子 2 6 より入力され、 読み出してドレスカウン タ 3 0 および 3 進カウンタ 3 1 の イニシャライズを を行う。 さらに、 ディレー回路 3 4 を通りてきき 込みアドレスカウンタ 2 8 および 3 進カウンタ 2

ス、たとえばメモリ人のアドレス値の差が一定値 以下になることを波算操作などによりオーパラッ プ検出回路35で検出する。 完全にタイミングが 衝突する以前に危険状態をまず検出するものであ るが、これは検算回路を用いずともゲートパルス 同士のアンドをとることによっても簡単に検出で きる。 オーパラップ検出結果は再イニシャライズ パルスとしてタイミングをずらして出力され、ア ンドゲート38でフィールド繰り返しフラグとゲ ートされ、さらにオアゲート37を介して3進カ ウンタ29にイニシャライズパルスとして印加さ れる。この構成により、低速特殊再生モードにお いて、同一フィールドが繰り返し再生されている 間にオーパラップが発生した場合、書き込み似の メモリの飯り分けを行うる進カウンタ29をイニ シャライズし直して、 書き込みを1フィールド期 間飛び越した操作を行っても、 最終的に得られる 再生何号には欠路などの影響は生じない。また、 フィールド更新フラグがフィールド更新検出回路 18で検出されている間はイニシャライズが禁止 8のイニシャライズも併せて行う。 その結果、 第8回に示すように書き込みと説み出しのタイミングは一定の位相関係を保ちながら、 以下連続的に音を込みと読み出しが継続される。 3 進カウンタ2 9 および3 1 の出かれ、 第6回に示すがトト 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメゲート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメゲート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメゲート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメゲート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメケート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメケート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメケート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメケート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメケート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメケート 3 2 A ~ 3 2 C および3 3 A ~ 3 3 C でメケート 3 2 A ~ 3 2 C および3 A ~ 3 3 C できる込みと 疑み出しの 切り換えがけれ、 端子3 9 A ~ 3 8 C より A 、 B 、 C の各メモリに送られる。

第2図に示す構成の装置では、キャブスタンモータの位相制御がかけられない場合、 再生メモリ 13の書き込みと読み出しタイミングの経時変化 による衝突の予防を下記の構成で実現する。

書き込みアドレスカウンタ28と読み出しアド レスカウンタ30の出力であるそれぞれのアドレ

され読み出し側に影響しない。 もともと再生信号の時間軸の誤差の変化自体、 更新フラグの出現頻度に比べ十分ゆっくりとしたものであるから上記の構成で何ら実用上の問題は生じない。 また、 上記の説明は書き込み倒カウンタのイニシャライズ 紡御の例を示したが、 読み出し側を納御しても同様の結果が得られる。

つぎに、第3箇に示すフィールド長計測回路 2.3 およびテープ速度補正回路 2.4 の詳細構成について述べる。

 \$ 5.

第3回において、端子40より再生信号の1フ ィールドの区切りとなるフィールドパルスが入力 され、ロードパルスとしてプリセットカウンタ4 3に入力される。 プリセットカウンタ43では再 生タイミング系の基準となる読み出しクロックを 計数し、あらかじぬ設定されていた正規の長さの 1フィールド周期に対応した計数値の補数をプリ セット値としておけば、 つぎのフィールドパルス の到来の頂前には時間軸変動による誤差値がプリ セットカウンタム3に存在せることになる。 つぎ のフィールドパルスの到来とともにこの値をデコ - ダ44に転送し、テープ速度の誤差値に変換す ····る。··· 加減算器 4.5 では元々FGパルスで検出され、··········· 以下は従来例の項で述べた動作と間様に第1図 刺々変化するテープ速度情報が端子42より入力 され、これに対しアコーダ44から出力される速 度誤差情報には一定の係数をかけて加減算の演算・ を行い、補正された正確なテープ速度情報を端子 46から特殊再生メモリコントローラ18に出力 する。これはFGパルス自体は数kHzの周波数

ある。したがって、メモリのページ切り替えに3 進カウンタは必須ではなく、 読み出し顔の制御が 定まれば、それに迫從して遅れたタイミングで書 も込み倒を制御すれば、 書き込み側のページ切り 替えかウンタは不要となる。 また、第3図に示す 機成ではカウンタ以降のデコーダおよび加減算器 の部分はマイコンを用いたソフトウェアで容易に 代替可能であり、第2図および第3図の構成は特 に木発明を限定するものではない。

本発明のポイントは低速の特殊再生モードにお いて、第1にテープ再生信号の時間軸変動を再生 メモリの書き込みと読み出しのタイミング差とし て検出し、この差が規定値以下となり書き込みと **缺み出しタイミングの衝突の危険が迫ったとき、** 同一フィールドのデータが繰り返し再生されてい るときにのみ、書き込み倒あるいは読み出し倒の シーケンスをジャンプをせ安全なタイミングに移 行させる点にある。 また、第2にテープ再生信号 の時間輪変動を再生借号の基準信号を測定して検 出し、これを規定の適度からの誤差分として補正 に対し、狭保信号のフィールドパルスはBOある いは50Hェであるため、次元を合わせるために 上記の重み付け操作が必要となる。上記の説明で は1フィールド単位で時間軸の変動を計測する例 を述べたが、 発生する製造の量が僅かであれば、 もっと良時間にわたる針測を行って処理を行う必 裏がある。 また、この場合のカウンタのピット数 が増加するなどハード構成が大規模になることを 避けるために、第2図の再生メモリコントローラ 22と同様な構成で速度無差が累積し、 ある規定 値を越えたときのみ速度の補正を行う方法をとっ ても、速度補正された値は値かなため再生音の品 質などに実用上の問題はない。

の装置で良好な特殊再生時の再生音が得られる。

なお、本発明の実施例として第2回。第3回に 示した詳細機成例はあくまで一例であり、 たとえ ば第2図に示す再生メモリコントローラ22の具 体的構成については、 3 ページのメモリ構成につ いて示したが、2ペーツでもそれ以外でも可能で

を行い、補正されたテープ適度情報によって特殊 再生メモリの読み出しタイミングの制御を行う点

また、本発明の実施例の説明についてはディグ タル音声信号を映象信号のフィールド単位で構成 した場合について述べたが、これもさらに長いフ レーム単位であっても、逆にフィールドをさらに 細分化した単位を構成単位とした場合であっても、 フィールドメモリのサイズなどが変わるだけであ り、本発明を限定するものではない。

発明の効果

以上のように本発明は、可変速特殊再生時には キャプスタンモータの位相制御がかけられず、十 分なテープ走行制御がなされない場合においても、 再生信号の時間軸変動のエラーを検出し再生フィ ールドメモリの書き込みシーケンスの飛び越し根 作を再生信号の影響しないように行い、かつ特殊 再生フィールドメモリに供給される速度情報の誤 差を補正し、 読み出しタイミングを制御して、 テ ープ再生速度に比例した周波数に変換して出力す

特開平4-134757 (8)

ることができ、ディジタル音声信号を従来のアナログ機器と同様の操作感覚で再生することができ、 特に編集作業時の頭出し操作を迅速に行うことが でき、その効果は大きい。

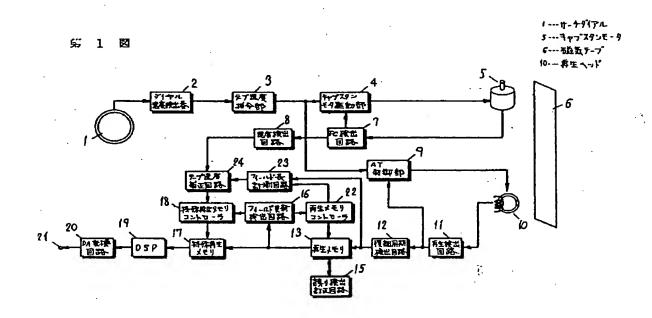
4. 図面の簡単な説明

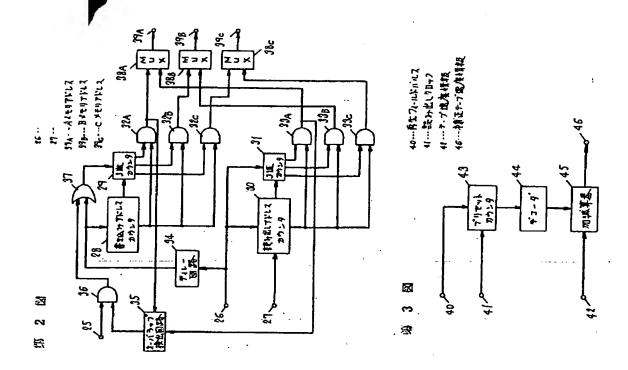
第1図は本発明の一実施例におけるディッタル 信号再生袋屋の構成を示すブロック図、第2図は 同実施例における再生メモリコントローラ22の 詳細構成を示すブロック図、第3図は同実施例に おけるフィールド長計削回路23およびテープ速 改補正回路24の詳細構成を示すブロック図、第 位別は一般的な低速再生時のディックの、第 分法を説明するための変形図、第5図は従来例の ディックル信号再生袋匿の構成を示すブロック図、 ディックル信号再生袋匿の構成を示すブロック図、 第6図は再生メモリ13の動作を説明するための 放形図、第7図は特殊再生メモリ17の動作を説明するための 放形図、第7図は特殊再生メモリ17の動作を説明するための

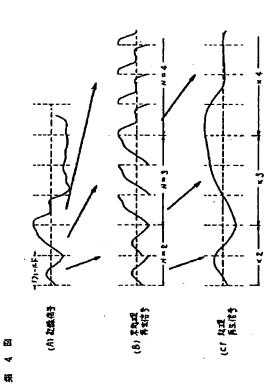
1 … サーチダイアル、2 … ダイアル速度検出部、3 … テープ速度検出部、4 … キャプスタンモータ駆動部、5 … キャプスタンモータ、

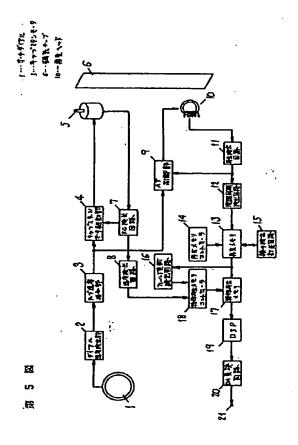
7 ··· F G 快出回路、 8 … 速度検出回路、 AT制幹部、 10再生ヘッド、 11…再生校 12…復興・同期検出回路、 1 3 ---出回路、 再生メモリ回路、 18…フィールド更新検出回 17…特殊再生メモリ、 18…特殊再生 メモリコントローラ、 19 ... D S P. 2 2 ---再生メモリコントロラ、 23…フィールド長計 2 4 … チープ速度補正回路。 湖回路、

代理人の氏名 弁理士 小鍜冶 明 ほか2名









特間平4-134757 (11)

